



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2002111712 A**

(43) Date of publication of application: **12.04.02**

(51) Int. Cl. **H04L 12/56**

(21) Application number: **2000295688**

(22) Date of filing: **28.09.00**

(71) Applicant: **NEC CORP**

(72) Inventor: **KOBAYASHI HIROSHI**

(54) **LOAD LEVELING SYSTEM IN HARDWARE ROUTING**

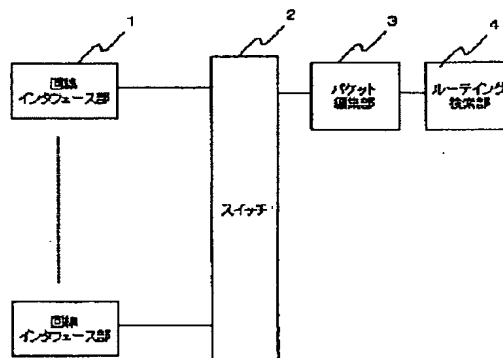
information to be edited to the packet editing unit 3.

COPYRIGHT: (C)2002,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To eliminate such a bottleneck that only one routing process mechanism is provided in the structure of the technical field of the above title and improve the performance of the system by centralizing the processes and realizing high speed processing in the packet editing.

SOLUTION: The load leveling system comprises a line interface control unit 1 for controlling corresponding layers 1, 2 of each protocol such as the Ethernet (R) and ATM or the like, a switch 2 for connecting the interface control unit 1, a packet editing unit 3 and a load leveling unit 5, a plurality of packet editing units 3 for receiving a packet from each line interface and transferring the packets to the relevant line by conducting the packet editing depending on the protocol of the transfer line depending on the result of process of a routing search unit 4, and the routing search unit 4 for judging the line which is connected to each packet editing unit 3 to transfer a packet header information therefrom and transfer a class or the like of the packet



ツチと、前記各回線インタフェースからのパケットを受信し、後記ルーティング検索回路の処理結果により転送する回線のプロトコルに従ったパケット編集を実施し、該当の回線にパケットを転送する複数のパケット編集回路と、該各パケット編集回路に接続され該各パケット編集回路からのパケットヘッダ情報により転送される回線を判定し、編集すべきパケット情報の種別等を該パケット編集回路に引き渡すルーティング検索回路とを有している。

【0010】前記負荷分散制御手段は、前記各パケット編集回路からの処理状態を監視し、前記回線インタフェース集回路への転送指示を空いて空いている前記パケット編集回路への転送指示を行うことで負荷分散を実施する負荷分散制御回路である。

【0011】

【発明の実施の形態】次に、本発明をその好ましい一実施の形態について図面を参照しながら詳細に説明する。

【0012】図1は本発明による一実施の形態を示すブロック構成図である。

【0013】

【実施の形態の構成】図1を参照するに、1はイーサネット、ATM等各種プロトコルのレイヤ1、2相当を制御する回線インタフェース制御回路である。

【0014】2は回線インタフェース制御回路1、パケット編集回路3、負荷分散制御回路5を接続するクロスポイントスイッチである。

【0015】3は各回線インタフェースからのパケットを受信し、ルーティング検索回路4の処理結果により転送する回線のプロトコルに従ったパケット編集を実施し、該当する回線にパケットを転送するパケット編集回路を示している。

【0016】4はパケット編集回路3からのパケットヘッダ情報により、転送される回線を判定し、編集すべきパケット情報の種別等をパケット編集回路3に引き渡すルーティング検索回路である。

【0017】5はパケット編集回路3の処理状態を監視し、インタフェース制御回路1からの処理要求に対して、空いているパケット編集回路3への転送指示を行うことで負荷分散を実施する負荷分散制御回路である。

【0018】6はパケット編集回路3の処理状態を表示する信号線である。

【0019】

【実施の形態の動作】次に本発明による一実施の形態の

動作について説明する。

【0020】回線インタフェース制御回路1は、パケットを受信すると、負荷分散制御回路5に処理要求を転送する。負荷分散制御回路5は、パケット編集回路3の処理状態を監視し、空いているパケット編集回路3への転送指示を回線インタフェース回路1に返送する。

【0021】回線インタフェース回路1は、負荷分散制御回路5からの転送指示に従い、指定されたパケット編集回路3へのパケット転送を行う。パケット編集回路3は受信したパケットのヘッダ情報をルーティング検索回路4に転送する。

【0022】ルーティング検索回路4は、パケット編集回路3からの受信したヘッダ情報により、転送する回線インタフェース、アドレス等を検索し、転送に必要なパケット情報の種別、アドレス等の情報をパケット編集回路3に転送する。パケット編集回路3は負荷分散制御回路5から受信した情報によりパケット編集を行い、転送先の回線インタフェース制御回路に編集したパケットを転送する。

【0023】

【発明の効果】本発明は、以上の如く構成され、作用するものであり、本発明によれば以下に示すような効果が得られる。

【0024】ハードウェアによりパケット編集を行う場合には、複雑な処理が必要となるために、処理時間が増加する。

【0025】処理時間短縮のためには、回路のクロックスピードの高速化、内部処理の並列化等高度で複雑な機構が必要であり、回路を安定させることが困難になるが、本発明では、並列してパケット編集を行うことにより、容易に処理能力を向上させることができる。

【図面の簡単な説明】

【図1】本発明の一実施の形態を示すブロック構成図である。

【図2】従来技術を示すブロック図である。

【符号の説明】

- 1…回線インタフェース回路
- 2…クロスポイントスイッチ
- 3…パケット編集回路
- 4…ルーティング検索回路
- 5…負荷分散制御回路
- 6…パケット編集回路3の処理状態を表示する信号線

【図1】

【図2】

